

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2001年 6月26日
Date of Application:

出願番号 特願2001-192597
Application Number:

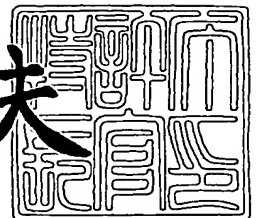
[ST. 10/C]: [JP 2001-192597]

出願人 株式会社荏原製作所
Applicant(s):

2004年 1月16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3000352

【書類名】 特許願

【整理番号】 010932

【提出日】 平成13年 6月26日

【あて先】 特許庁長官 殿

【国際特許分類】 G01N

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 荏原マイスター株式
会社内

【氏名】 中筋 護

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 野路 伸治

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 佐竹 徹

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 村上 武司

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 渡辺 賢治

【特許出願人】

【識別番号】 000000239

【氏名又は名称】 株式会社荏原製作所

【代理人】

【識別番号】 100089705

【住所又は居所】 東京都千代田区大手町二丁目 2 番 1 号 新大手町ビル 2
0 6 区 ユアサハラ法律特許事務所

【弁理士】

【氏名又は名称】 社本 一夫

【電話番号】 03-3270-6641

【選任した代理人】

【識別番号】 100080137

【弁理士】

【氏名又は名称】 千葉 昭男

【選任した代理人】

【識別番号】 100083895

【弁理士】

【氏名又は名称】 伊藤 茂

【選任した代理人】

【識別番号】 100093713

【弁理士】

【氏名又は名称】 神田 藤博

【選任した代理人】

【識別番号】 100093805

【弁理士】

【氏名又は名称】 内田 博

【選任した代理人】

【識別番号】 100106208

【弁理士】

【氏名又は名称】 宮前 徹

【手数料の表示】

【予納台帳番号】 051806

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0010958

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子線装置および電子線装置を用いたデバイス製造方法

【特許請求の範囲】

【請求項1】 試料に電子線を照射し、試料面上の電子線照射部から放出される二次電子を検出して該試料の評価を行う電子線装置において、試料面の一部に、電子線照射による絶縁破壊に関して比較的弱い領域が存在する試料に対しては、前記弱い領域には電子線が照射されず、その他の領域のみが電子線により照射されるよう制御されている、ことを特徴とする電子線装置。

【請求項2】 請求項1において、前記絶縁破壊に関して比較的弱い領域として、トランジスタのゲート酸化膜が形成されている領域と、その領域に電氣的に接続された領域とが選択されるようになされていることを特徴とする電子線装置。

【請求項3】 請求項1において、電子線の走査は試料面全面に対して実施されるようになされており、前記絶縁破壊に関して比較的弱い領域を電子線が走査する際に電子線がブランキングされるようになされていることを特徴とする電子線装置。

【請求項4】 試料面を、前記絶縁破壊に関して比較的弱い領域とその他の領域とに区分し、双方の領域にそれぞれ異なるドーズの電子線照射を行って試料面を評価することを特徴とする電子線装置。

【請求項5】 請求項1から請求項4に示した装置を用いて各プロセス終了後のウェーハを評価することを特徴とする電子線装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はMOSトランジスタを含んだ試料を、電子線を用い高信頼性をもって、非破壊方式で評価を行う装置に関し、またそのような装置を用いて各プロセス終了後のウェーハを評価するデバイス製造方法に関するものである。

【0002】

【従来の技術】

電子線で試料上の全面をラスト走査し、露光が必要な小領域のみビームを出し、その他の領域はビームをブランキングする技術は、電子線描画装置として公知である。

【0003】

また、トランジスタのゲート酸化膜は年々薄くなっていくので、電子線の照射量が多くなると酸化膜の両面間に電位差が生じ、絶縁破壊を起こす場合があることも知られている。

【0004】

従来の電子線を用いた欠陥検査装置（電子線装置）では、試料ウェーハの限られた面積の領域全体を電子線照射して、二次電子の検出が行われていた。

【0005】

【発明が解決しようとする課題】

従来の電子線を用いた欠陥検査装置では、ゲート酸化膜が1nm以下になると、電子線照射量を比較的多くした場合に該電子線照射によって酸化膜が破壊される確率が無視できなくなる。しかしながら、一方で、電子線照射量を小さくすると画像形成時の信号のS/N比が悪くなり、信頼性の高い欠陥検出ができなくなるという問題点があった。

【0006】

そこで本発明では、ゲート酸化膜等を破壊させないで、しかも信頼性の高い欠陥検査等の評価を行うことが可能な電子線装置を提供することを目的とする。

【0007】

【課題を解決するための手段】

前記課題を解決するために、本発明によれば、試料に電子線を照射し、試料面上の電子線照射部から放出される二次電子を検出して該試料の評価を行う電子線装置において、試料面の一部に、電子線照射による絶縁破壊に関して比較的弱い領域が存在する試料に対しては、前記弱い領域には電子線が照射されず、その他の領域のみが電子線により照射されるよう制御されている、ことを特徴とする電子線装置が提供される。

【0008】

上記電子線装置において、前記絶縁破壊に関して比較的弱い領域として、トランジスタのゲート酸化膜が形成されている領域と、その領域に電氣的に接続された領域とが選択されるようにすることができる。

【0009】

また、上記電子線装置において、電子線の走査は試料面全面に対して実施されるようになされており、前記絶縁破壊に関して比較的弱い領域を電子線が走査する際に電子線がブランキングされるようにすることができる。

【0010】

本発明によればさらに、試料面を、前記絶縁破壊に関して比較的弱い領域とその他の領域とに区分し、双方の領域にそれぞれ異なるドーズの電子線照射を行って試料面を評価することを特徴とする電子線装置が提供される。

【0011】

また、本発明によれば、上述したいずれかの電子線装置を用いて、デバイス製造において、各プロセス終了後のウェーハを評価する方法も提供される。

【0012】

【発明の実施の形態】

図1は本発明の実施の形態の電子線装置の概略図である。電子銃21、22、23から放出された電子線は、コンデンサレンズ26、34、35、36、37で集束され、ブランキング偏向器38の偏向中心42にクロスオーバを作り、さらに対物レンズ31で集束され、試料33の表面上に微小なスポットを形成する。偏向器27とE×B分離器29、30の内の電磁偏向器29とでビームを偏向し、試料33上をラスタ走査する。試料33の走査点から発生した二次電子は、対物レンズ31が作る加速電場で加速され、集束され、E×B分離器29、30で図1における右方へ偏向され、二次電子検出器28で検出され、走査信号と共に試料面上のSEM画像を形成する。なお、この画像形成の前にレジストレーションを行い、試料33のどの位置を走査しているかを精度良く把握しておくものとする。

【0013】

被評価試料33上に、ゲート酸化膜が形成されている場所のように、電子線照

射による絶縁破壊に関して比較的弱い部分がある場合には、パターンデータから上記弱い領域とそれ以外の領域とを区分してパターンメモリ 40 に記憶させておく。そして、走査がその弱い領域に入るタイミングでブランキング制御回路 39 に信号を与え、上記弱い領域内の走査中にはブランキング偏向器 38 でビームを偏向させてブランキング開口 41 内を通過しないようにする。これによりビームは遮断され、試料 33 上へと行くことを防止される。このようなブランキングの方法は、試料台連続移動でラスト走査しながらパターン描画を行う電子線描画装置 (Herriott et al., EBES: A Practical Electron Lithography System, IEE E Transactions on Electron Devices Vol.- ED-22, No. 6, Jul. 1975 P385-391) に応用されているものと共通する技術であるので、特に詳細な説明を要しない。

【0014】

図 2 には、前述した弱い領域とそれ以外の領域（すなわち強い領域）との代表的な区分例を示す。図 2 は TEG (Test Element Group) 上の MOS トランジスタを抜き出したものである。MOS トランジスタは、ドレイン 1、ソース 2 およびゲート 3 から成っている。電子線照射による絶縁破壊に関して比較的弱い領域として、ゲート酸化膜が薄い状態である、点線で囲まれた領域 5 と、ゲート 3 の、ゲート電極と接続されている領域を内側に含む、一点鎖線で囲まれた領域 4 とを区分した。ゲート 3 のパターンは斜めの線を含んでいるが、斜めの線が入るとデータ量が極端に増えるので、矩形のみで弱い領域を区画したものである。

【0015】

ラスト走査を符号 6、7 で示したように行う。すなわち、実線の部分 6 ではビームを通常の強度とし、破線の部分 7 ではブランキングしてビームが通過しないようにした。領域 4 のみを、ビームを弱くして再走査するか、あるいは、通常のビーム強度で且つ通常より速い走査速度で再走査してもよい。再走査の場合は、実線の部分 6 ではビームはブランキングされる。

【0016】

次に図 3 及び図 4 を参照して、上記実施形態で示した電子線装置により半導体

デバイスを製造する方法の実施態様を説明する。

図3は、本発明による半導体デバイスの製造方法の一実施例を示すフローチャートである。この実施例の製造工程は以下の主工程を含んでいる。

- (1) ウェーハを製造するウェーハ製造工程（又はウェーハを準備するウェーハ準備工程）（ステップ100）
 - (2) 露光に使用するマスクを製造するマスク製造工程（又はマスクを準備するマスク準備工程）（ステップ101）
 - (3) ウェーハに必要な加工処理を行うウェーハプロセッシング工程（ステップ102）
 - (4) ウェーハ上に形成されたチップを1個ずつ切り出し、動作可能にならしめるチップ組立工程（ステップ103）
 - (5) 組み立てられたチップを検査するチップ検査工程（ステップ104）
- なお、上記のそれぞれの主工程は更に幾つかのサブ工程からなっている。

【0017】

これらの主工程の中で、半導体デバイスの性能に決定的な影響を及ぼすのが(3)のウェーハプロセッシング工程である。この工程では、設計された回路パターンをウェーハ上に順次積層し、メモリやMPUとして動作するチップを多数形成する。このウェーハプロセッシング工程は以下の各工程を含んでいる。

- (A) 絶縁層となる誘電体薄膜や配線部、或いは電極部を形成する金属薄膜等を形成する薄膜形成工程（CVDやスパッタリング等を用いる）
- (B) この薄膜層やウェーハ基板を酸化する酸化工程
- (C) 薄膜層やウェーハ基板等を選択的に加工するためにマスク（レチクル）を用いてレジストパターンを形成するリソグラフィー工程
- (D) レジストパターンに従って薄膜層や基板を加工するエッチング工程（例えばドライエッチング技術を用いる）
- (E) イオン・不純物注入拡散工程
- (F) レジスト剥離工程
- (G) 加工されたウェーハを検査する工程

なお、ウェーハプロセッシング工程は必要な層数だけ繰り返し行い、設計通り動

作する半導体デバイスを製造する。

【0018】

図4は、上記ウェーハプロセスング工程の中核をなすリソグラフィー工程を示すフローチャートである。このリソグラフィー工程は以下の各工程を含む。

(a) 前段の工程で回路パターンが形成されたウェーハ上にレジストをコートするレジスト塗布工程 (ステップ200)

(b) レジストを露光する工程 (ステップ201)

(c) 露光されたレジストを現像してレジストのパターンを得る現像工程 (ステップ202)

(d) 現像されたレジストパターンを安定化するためのアニール工程 (ステップ203)

上記の半導体デバイス製造工程、ウェーハプロセスング工程、リソグラフィー工程については、周知のものでありこれ以上の説明を要しないであろう。

【0019】

上記(G)の検査工程に本発明に係る欠陥検査方法、欠陥検査装置を用いると、微細なパターンを有する半導体デバイスでも、スループット良く検査できるので、全数検査が可能となり、製品の歩留まりの向上、欠陥製品の出荷防止が可能と成る。

【0020】

以上が、本願発明の各実施形態であるが、本願発明は上記実施形態に限定されるものではない。

【0021】

【発明の効果】

電子線照射による絶縁破壊に関して比較的弱い領域は、小さいドーズになるようにするか、あるいは、電子線照射が行われないようにしたので、ゲート酸化膜等を破壊させることなくウェーハの評価ができる。

【0022】

上記弱い領域は、面積的にはごく小さい割合しかないので、その領域における欠陥を見落とすことになっても、実際に欠陥が存在する確率は全体から見れば無

視できるくらい小さい。

【0023】

また、どうしても評価もれがあると困る場合には、ドーズを小さくし、S/N比が悪いのを我慢して検査することもできる。上記弱い領域へのドーズを0とするかあるいは1/3、1/2等と選択できるようにすることもできる。

【図面の簡単な説明】

【図1】 本発明の一つの実施の形態による電子線装置の概略図。

【図2】 試料における、電子線照射による絶縁破壊に関して比較的弱い領域区分する例を示す概略部分平面図。

【図3】 半導体デバイスの製造方法の一実施例を示すフローチャートである。

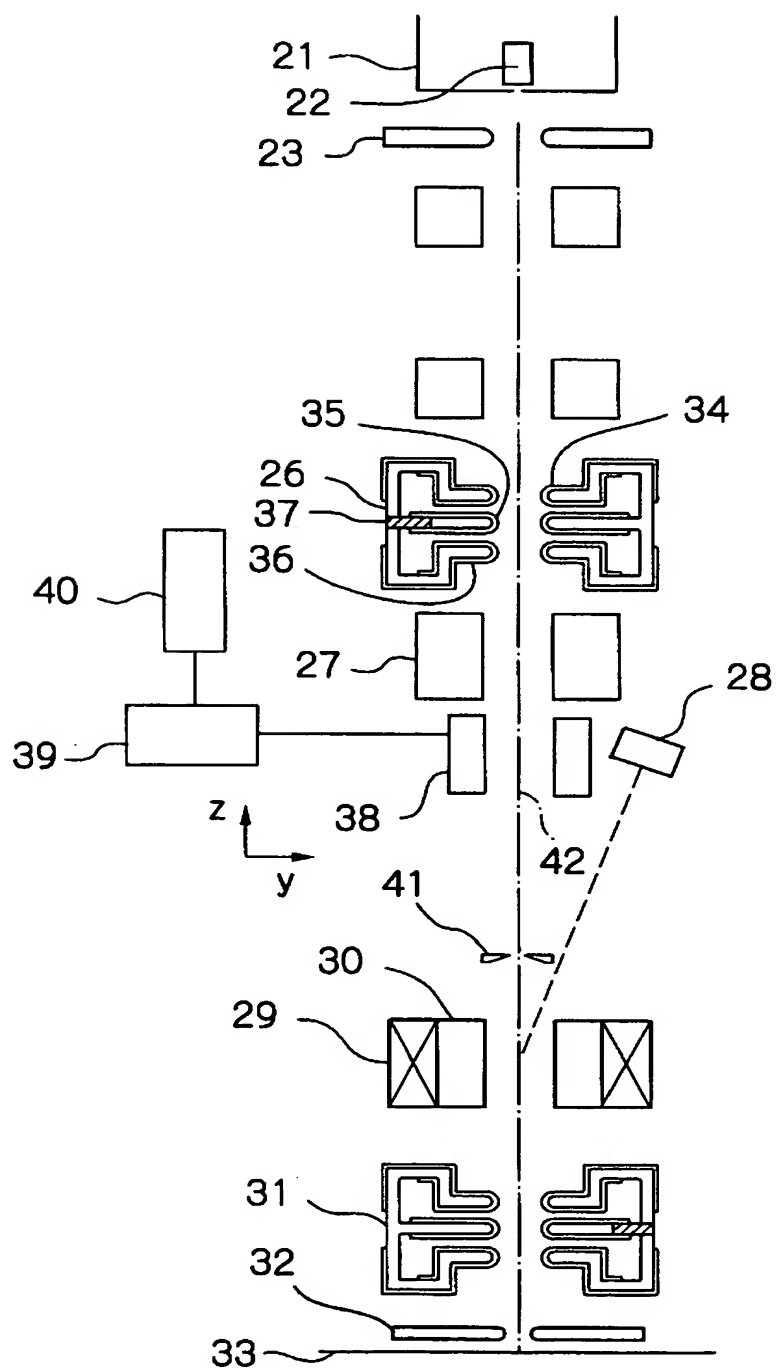
【図4】 図3の半導体デバイスの製造方法のうちリソグラフィ工程を示すフローチャートである。

【符号の説明】

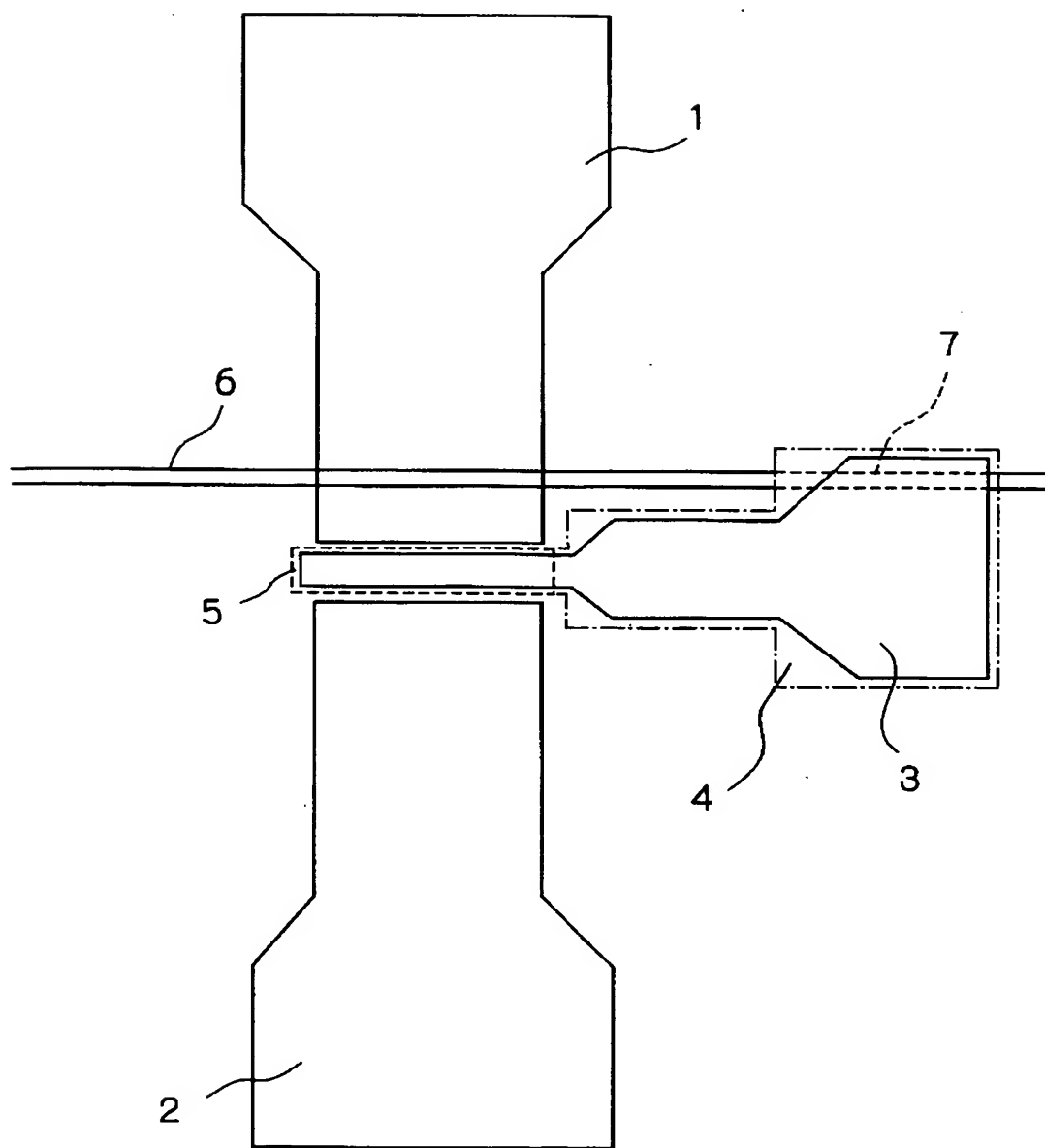
1 ドレイン、2 ソース、3 ゲート、4 弱い領域、5 弱い領域、21, 22, 23 電子銃、26, 34, 35, 36, 37 コンデンサレンズ、27 偏向器、28 二次電子検出器、29, 30 E×B分離器、29 電磁偏向器(E×B分離器)、33 試料、38 ブランキング偏向器、39 ブランキング制御回路、40 パターンメモリ、41 ブランキング開口、42 偏向中心。

【書類名】 図面

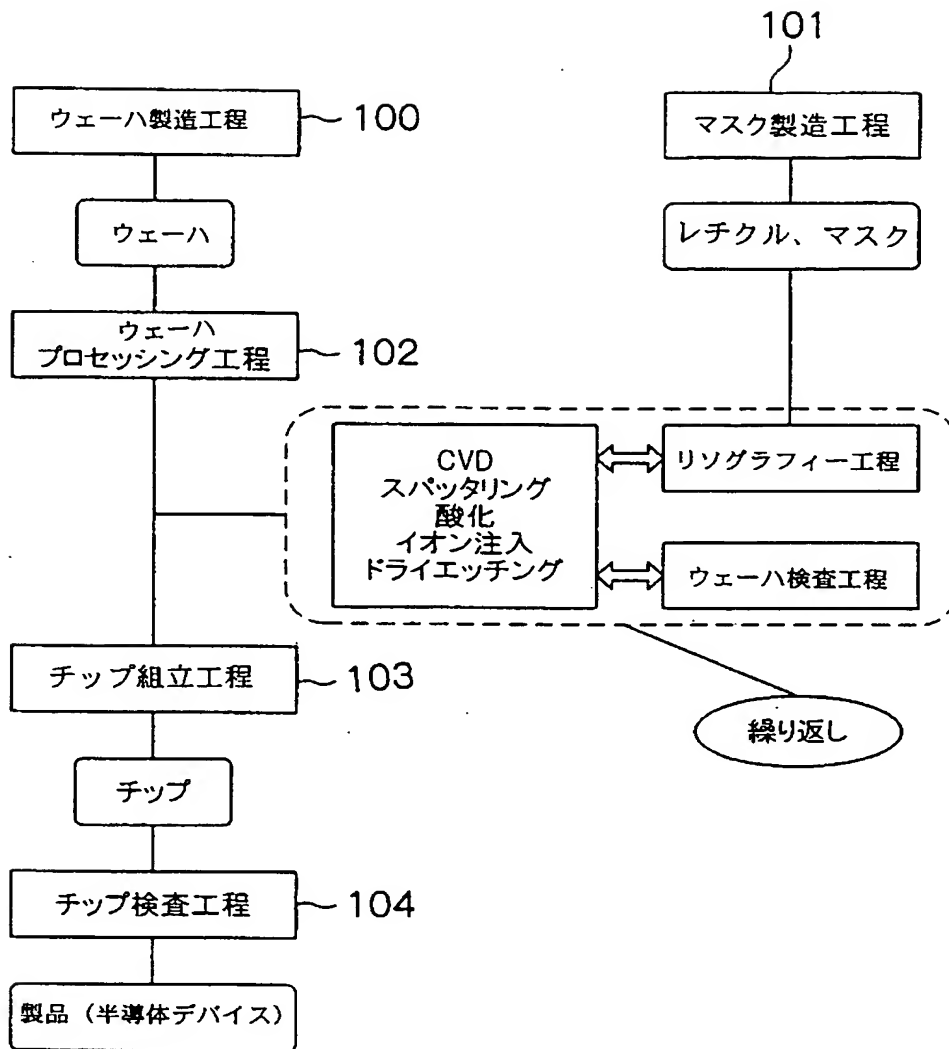
【図 1】



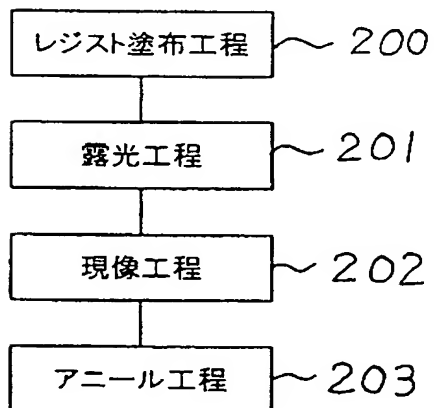
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 ゲート酸化膜を破壊させないで、しかも信頼性の高い欠陥検査の評価を行える電子線装置を提供する。

【解決手段】 電子線装置は、電子銃から試料に電子線を照射し、試料面上の電子線照射部から放出される二次電子を検出して試料の評価を行う。かかる電子線装置において、試料面の一部に、電子線照射による絶縁破壊に関して比較的弱い領域4 および5が存在する試料に対して、この電子線照射による絶縁破壊に関して比較的弱い領域4 および5には電子線が照射されず、その他の領域のみが電子線により照射されるよう制御されている。

【選択図】 図2

特願 2 0 0 1 - 1 9 2 5 9 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 0 2 3 9]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都大田区羽田旭町 1 1 番 1 号

氏 名

株式会社荏原製作所